

正 誤 表

下記の部分に誤りがありましたので訂正いたします。
ご迷惑をおかけし申し訳ございません。

C A S L プログラミング (第 2 版 第 3 刷用)

No.	訂正箇所	誤	正
1	P82 問 2 - 2	ア LAD GRO,='FFFF' イ ~	ア LD GRO,='FFFF' イ ~
2	P95 プログラム	220 ADDL GR3,GR2 230 LOOP CPA GRO,0,GR2	220 ADDL GR3,GR2 225 LAD GR2,1,GR2 230 LOOP CPA GRO,0,GR2
3	P101 問 3 - 4 5 行目	~この状態で TABLE 番地のアドレ	~この状態で TABLE 番地のアドレスを GR1 に設定しサブルーチンを呼び出します。
4	P106 プログラム	010 PARITY START 020 LD GR1,=0 030 LD GR2,=0	010 PARITY START 030 LD GR2,=0
5	P112 図	右の内容を P111 の図の下に移動	<p>6ビット左へ論理シフトします。 (040行目)</p> <p>仮数部の先頭ビットを第15ビットに移動します。これから、1ビットずつ左へ論理シフトしながら、OFを調べます。上記の例では最初にビット1が現れるまでのビット0の個数は2なので、GR1に2が設定されます。</p>
5	P121 図 下 3 行目	$1 \times 10000 + 2 \times 2000 + 3 \times 100 + 4 \times 10 + 5$	$1 \times 10000 + 2 \times 1000 + 3 \times 100 + 4 \times 10 + 5$
6	P144 8 行目	A - B を A に格納します。	A - B を A に格納し、C に 1 を加えます。
7	P144 10 行目	C を 1 ビット左へシフトし 1 を加えます。	C を 1 ビット左へシフトします。
8	P180 図	<p>16ビット=2バイト=1ワード</p>	<p>16ビット=2バイト=1ワード</p>

裏へ続く

C A S L プログラミング 解答・解説 (第2版 第3刷用)

No	訂正箇所	誤	正
1	P5 問2 - 2	ア LAD GRO,= 'FFFF' ~	ア LD GRO,= 'FFFF' ~
2	P32 問4 - 4 下4行目	挿入元のビットで残るのは~	挿入先 のビットで残るのは~
3	P32 問4 - 4 下3行目	~捨てられます。したがって,挿入元の	~捨てられます。したがって, 挿入先 の

アイテック教務部